

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-069065

(43)Date of publication of application : 09.03.1999

(51)Int.Cl.

H04N 1/00
H04N 1/00
H04N 1/21
H04N 1/32

(21)Application number : 09-228921

(71)Applicant : CANON INC

(22)Date of filing : 11.08.1997

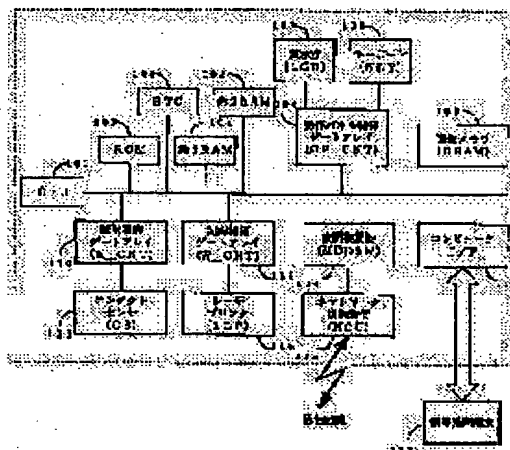
(72)Inventor : NAKAMURA NAOMI

(54) COMMUNICATION EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To accelerate a response to a user by releasing the storage memory of transferred data if a residual memory capacity is less than a prescribed value when a communication means and a means for transferring stored image data, based on a reception image data transfer request from an information processing terminal, are parallelly operated.

SOLUTION: Based on the transmission request of a CPU 101, the stored information of an image memory 109 is compression-encoded in conformity with an opposite equipment mode, modulated in a modem 114 and then, outputted through a network controller 115. Also, reception data are compression-decoded in the modem 114 and the CPU 101 through the controller 115, image-error-corrected, then stored in the image memory 109 and simultaneously stored in a first RAM 104 as management information. Then, when reception data transfer has been requested, if a free memory block number is less than the prescribed value and a release memory block number is not '0', a release memory block is released from a leading memory block, the free memory block number is increased, the release memory block is updated to '0' and transfer is performed to a terminal by a specified block number.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

101は、ROM(リードオンリメモリ)102に格納されたプログラムの内容に従って本装置全体を制御する。

【0009】原稿はコンタクトセンサ(CS)111によって読み取られ、駆動制御ゲートドライブレ(CN-T)110を通して圧縮符号化され、画像メモリ(DRAM)109に格納されるとともに、受け付け番号、宛先情報、ページ数、格納画像メモリブロック情報、解放度、画像サイズ等の配線管理情報が第1RAM104に格納される。

【0010】画像メモリ109に格納された画像情報および第1RAM104に格納された配線管理情報は、CPU101から配線要求があると駆動制御ゲートドライブレ(CN-T)112によって伸長復号化され、レザプリンタ(LBP)113によって配線紙に記録される。

【0011】また、CPU101からの送信要求が出る、と、画像メモリ109に格納された画像情報は、CPU101によって相手装置のモードに合わせて圧縮符号化され、変調復調器(MODEM)114によってPM-AM変調された後、ネットワーク制御装置(NCU)115を通して回線に送られる。

【0012】また、前記回線を通して受信した画像データは、ネットワーク制御装置115を通して変調復調器114に入力し、変調復調器114により復調され、CPU101により伸長復号化されて画像データが検出され、正しければCPU101により圧縮符号化された後、画像メモリ109に格納されるとともに、第1RAM104に管理情報が格納される。

【0013】また、操作者が情報入力手段であるキー(KEY)ボード108上の各種のキーを押下することにより、各種の指示と設定および情報の入力を行うことができ、その指示と設定および情報の内容は、第2RAM105に格納され保持され、表示部(LCD)107に表示されることにより、確認することができる。この場合、CPU101は、操作パネル制御ゲートドライ(OP-CNT)106を通してキーボード108からのキー入力データを検出し、表示部107に必要なデータ(RTC(リアルタイムクロック)103からの情報より現在の日付、時刻等を求め、表示部107に表示する。

【0014】コンピュータインターフェース116は、情報処理端末117に接続するためのインターフェースである。なお、本実施例では、双方向リアルタイムフェース(RS232C等)を用いるものとする。また、情報処理端末には、フロッピーディスク装置をリポート動作するためのアプリケーションソフトウェアがインストールされているものとする。

【0015】図2は、画像メモリ(DRAM)109を示す説明図である。本実施例では、画像メモリ(DRAM)109を所定の大きさ

【0016】図3は、本実施例において、受信した画像データ(以下、ファイル)の管理するファイル管理テーブル301、そのファイルのページ管理テーブル308、各ページのメモリブロック管理テーブル315を示す説明図である。

【0017】ファイル管理テーブル301は、ファイルの番号を示すファイルナンバ302、このファイルの全ページ数303、受信中、受信終了等の受信状況を示す受信ステータス304、配線開始、配線中、配線終了等の配線状態を示す配線ステータス305、配線手段として受信情報配線手段または受信ソート配線手段のどちらかが設定される配線手段306、そして、各ページの情報を管理しているページ管理テーブル308のポインタを示すページ管理ポインタ307から構成される。

【0018】ページ管理テーブル308は、各ページの管理ページテーブルを示すページ管理テーブルポインタ309、このページ管理テーブルが管理しているページのナンバ310、このページが受信済、受信終了等の受信状況を示す受信ステータス311、このページの配線待機、配線中、配線終了等の配線状態を示す配線ステータス312、このページの配線により使用したメモリブロックの総数を示すメモリブロック数13、ページを記憶した先頭メモリブロックのナンバを示すファーストメモリブロック314から構成される。

【0019】メモリ管理テーブル315は、メモリブロックに対する格納場所を示すものである。本実施例では、メモリ管理テーブル315のテーブル0番316は、ページ管理テーブル308のファーストメモリブロック314で指定されたページの先頭メモリブロック番号であり、このテーブル0番316の内容は次に示すメモリブロックの番号を示している。

【0020】テーブル0番316が示す次のメモリブロックは、テーブル1番317であり、その次のメモリブロックはテーブル3番319である。テーブル3番319で示しているメモリブロック番号0x8000は1ページのメモリブロックの終了を示している。

【0021】メモリ管理テーブル315において、メモリブロック番号0xffffは、未使用のメモリブロックであることを示している。このメモリ管理テーブル315で指定されたメモリブロック番号をDRAM109のメモリブロックと対応させ、実際に使用するメモリブロックのアドレスを決定する。

【0022】上記構成よりなるフロッピーディスク装置において、第1実施例の処理動作手順を図4のフローチャート

用いて説明する。なお、図4に使用するパラメータは、rbcnt、sblk、blk_cnt、bn、Tである。rbcntは、情報処理端末に転送され、解放可能なメモリブロック数を示すものである。sblkは、ページの先頭メモリブロック番号を示すものである。blk_cntは、受信した画像データを記憶することが可能な空きメモリブロック数を示し、bnは情報処理端末に転送するメモリブロック数を示すものである。Tはメモリフルと判断するメモリブロック数である。

【0023】情報処理端末から同様にフロッピーディスクに受信情報取得コマンドが出され、受信情報取得コマンドを受け取ったフロッピーディスク装置が受信中の画像データを含め、受信画像データがあることを通知すると、図4の受信画像データ転送制御が開始される。受信画像データ転送制御では、受信画像データを転送するための初期設定として、rbcntに0を設定し、sblkとbnに先頭メモリブロック番号を設定する(S401)。

【0024】次に、転送が中断したかの判断を行うためのタイマをセットする(S402)。情報処理端末から受信画像データ転送要求の検出を行う(S403)。受信画像データ転送要求があるならば、空きメモリブロック数blk_cntが所定値以下、かつ、解放メモリブロック数rbcntが0でないか検知する(S404)。

【0025】両方の条件を満たしているときには、先頭メモリブロックsblkからrbcnt分のメモリブロックを解放し(S405)。先頭メモリブロックsblkに次に転送するメモリブロック番号bnを設定し、空きメモリブロック数blk_cntを解放メモリブロック数rbcnt分増やし、解放メモリブロック数rbcntを0に設定し(S406)、S407に移る。

【0026】S404の両方の条件を満たしていないときには、受信画像データの転送を行うためにS407に移る。

【0027】S407では、メモリブロック番号bnで指定されているメモリブロックを情報処理端末に転送する。転送終了後、解放メモリブロック数rbcntの値を1増やし、次に転送するメモリブロック番号bnを設定し(S408)。1ページの受信画像データが転送終了したか検知し、1ページ転送したならば、本処理を終了し、1ページ転送終了していない場合はS402に戻る(S409)。

【0028】S403で受信画像データ転送要求が取得できないときには、S402でセットされたタイマを参照してタイムアウトが判断する(S410)。タイムアウトでないときには、再び受信画像データ転送要求を取得するためにS403に戻る。

【0029】また、S410でタイムアウトと判断したときには、転送中の受信画像データにすでに解放されているメモリブロックがあるか判断し(S411)、解

放されているメモリブロックがないときには本処理を終了する。

【0030】また、S411で転送中の受信画像データにすでに解放されているメモリブロックがある場合には、このページは、受信情報中から検知し(S412)、受信情報とともに、受信を終了させる(S413)。S413で受信を終了させた後、あるいはこのページが受信中ではないときには、このページのメモリブロックを全て解放し(S415)、エラー終了したことを表示部107に表示し(415)、エラーレポートを出力し(S416)、本処理を終了する。

【0031】次に、本発明の第2実施例を図5のフローチャートに基づいて説明する。なお、本実施例に關するフロッピーディスク装置の基本的な構成は、上述した第1実施例における図1～図3と同一であるから、同図を流用して説明する。

【0032】図5に使用するパラメータは、rbcnt、sblk、blk_cnt、bn、Tである。rbcntは、情報処理端末に転送され、解放可能なメモリブロック数を示すものである。sblkは、ページの先頭メモリブロック番号を示すものである。blk_cntは、受信した画像データを記憶することが可能な空きメモリブロック数を示し、bnは情報処理端末に転送するメモリブロック数を示すものである。Tは、メモリフルと判断するメモリブロック数である。

【0033】情報処理端末から同様にフロッピーディスクに受信情報取得コマンドが出され、受信情報取得コマンドを受け取ったフロッピーディスク装置が受信中の画像データを含め、受信画像データがあることを通知すると、図5の受信画像データ転送制御が開始される。

【0034】受信画像データ転送制御では、受信画像データを転送するための初期設定として、rbcntに0を設定し、sblkとbnに先頭メモリブロック番号を設定する(S501)。

【0035】次に、転送が中断したかの判断を行うためのタイマをセットする(S502)。情報処理端末から受信画像データ転送要求の検出を行う(S503)。受信画像データ転送要求があるならば、空きメモリブロック数blk_cntが所定値以下、かつ、解放メモリブロック数rbcntが0でないか検知する(S504)。

【0036】両方の条件を満たしているときには、先頭メモリブロックsblkからrbcnt分のメモリブロックを解放し(S505)。先頭メモリブロックsblkに次に転送するメモリブロック番号bnを設定し、空きメモリブロック数blk_cntを解放メモリブロック数rbcnt分増やし、解放メモリブロック数rbcntを0に設定し(S506)、S507に移る。

【0037】S504の両方の条件を満たしていないときには、受信画像データの転送を行うためにS507に

移る。
【0038】S507では、メモリブロック番号bnで指定されているメモリブロックを情報処理端末に転送する。転送終了後、解放メモリブロック数rbentの値を1増やし、次に転送するメモリブロック番号をbnに設定し(S508)、1ページの受信画像データが転送終了したか検知し、1ページ転送したならば、本処理を終了し、1ページ転送終了していないならばS502に戻る(S509)。
【0039】S503で受信画像データ転送要求が取得できないときには、S502でセットされたタイムを参照してタイムオーバーが判断する(S510)。タイムオーバーでないときには再び受信画像データ転送要求を取得するためにS503に戻る。
【0040】また、S510でタイムオーバーと判断したときには、そのまま受信を続け、再度、このページに対する受信データ転送要求を取得したときに、続きのメモリブロックから情報処理端末に転送を行うために、本処理を終了する。
【0041】なお、以上はフランクシミ装置を例に説明したが、本発明は、画像データ以外のデータ通信を行う各種の端末に適用してもよい。
【0042】

【発明の効果】以上説明したように、本発明によれば、データを送受信する通信手段と情報処理端末からの受信データ転送要求に対し記憶手段に記憶されたデータを転送する受信データ転送手段が並行して動作し、メモリ管理手段により残りメモリ容量を検知し、残りメモリ容量が所定値以下の際には、前記受信データ転送手段によりすでに情報処理端末に転送されているデータを記憶したメモリを解放するメモリ解放手段を設けることにより、残りメモリがなくなつたときには、転送終了しているためユーザへのレスポンスを高速化できるとともに、サイズの大きなデータを受信しても、エラー終了することなく正確に受信することが可能となる。

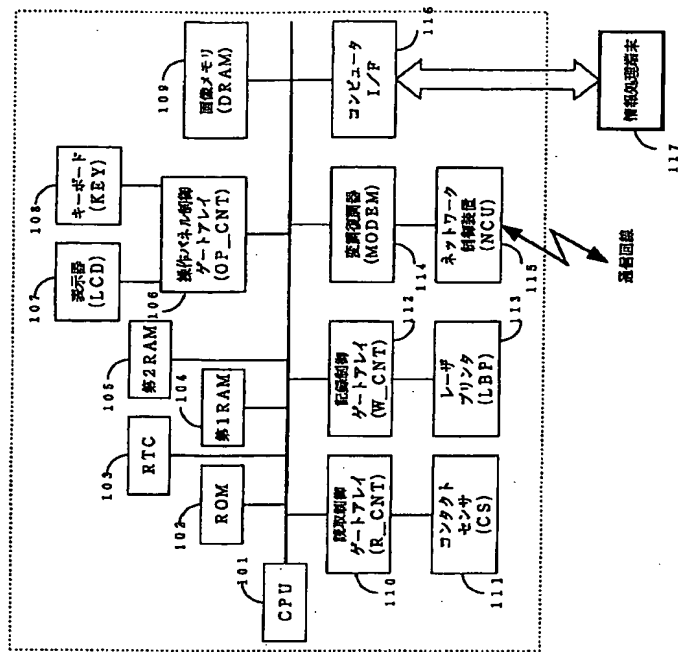
【0043】さらに、受信データ転送手段による情報処理端末への受信データの転送が中断したときには、所定時間経過後、前記管理レコード手段からすでに情報処理

端末に転送され解放されているメモリがあるか検知し、メモリが解放されている際には、受信中ならば受信を強制終了してからメモリを解放する受信強制終了手段と、受信データ転送手段による情報処理端末への受信データ転送が中断したときには、前記メモリ解放手段を中止し、再度、情報処理端末に転送可能になったとき、残りの受信データを転送する受信データ再転送手段を設けることにより、情報処理端末への受信データ転送中断時のメモリの有効利用と、受信データを確実に情報処理端末に転送することが可能となる。

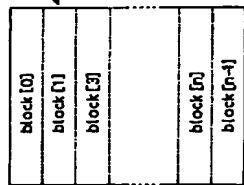
【図面の簡単な説明】
【図1】本発明の実施例によるフランクシミ装置の構成を示すブロック図である。
【図2】上記実施例における画像メモリの内容を示す説明図である。
【図3】上記実施例における各管理テーブルの構成を示す説明図である。
【図4】本発明の第1実施例による処理動作手順を示すフローチャートである。
【図5】本発明の第2実施例による処理動作手順を示すフローチャートである。

- 【符号の説明】
101...CPU、
102...ROM、
103...RTC、
104...第1RAM、
105...第2RAM、
106...操作パネル制御ゲートアレイ、
107...表示部、
108...キーボード、
109...画像メモリ、
110...駆動制御ゲートアレイ、
111...コンタクトセンサ、
112...駆動制御ゲートアレイ、
113...レーザプリンタ、
114...変調復調器、
115...ネットワーク制御装置、
116...コンピュータインターフェース、
117...情報処理端末。

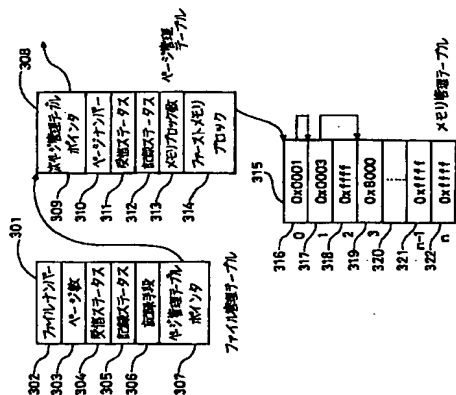
【図1】



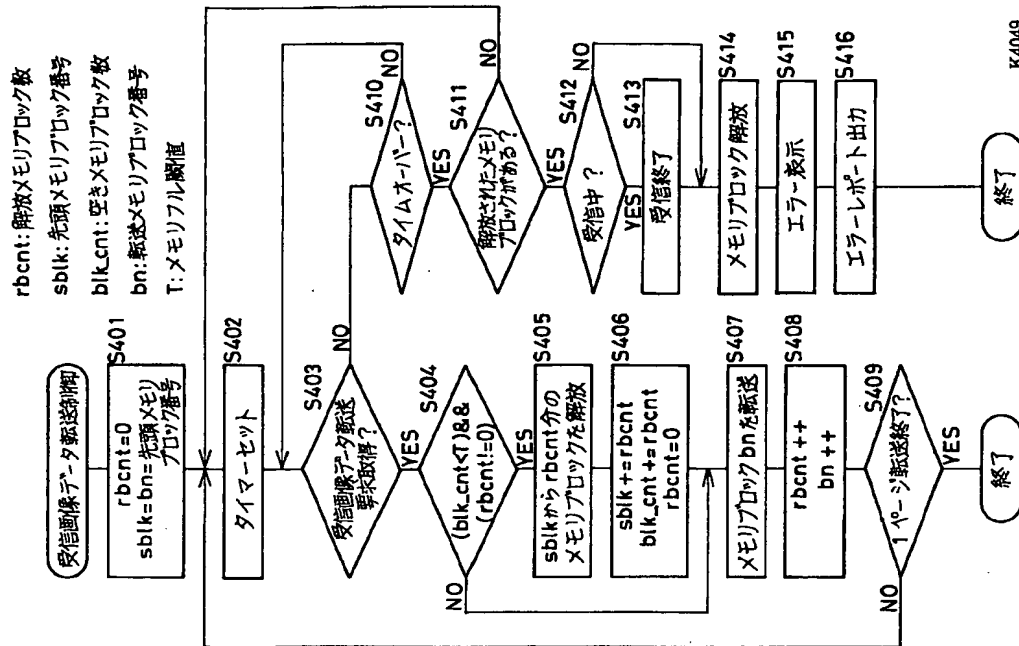
【図2】



【図3】



【図4】



【図5】

